PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-315202

(43)Date of publication of application: 25.10.2002

(51)Int.Cl.

7/00 H02J HO1M 2/10

H01M 10/44

H01M 10/48

HO2H 7/18 H02J 7/02

(21)Application number: 2001-117949

(71)Applicant: NEC TOKIN TOCHIGI LTD

(22) Date of filing:

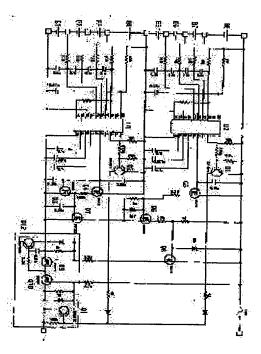
17.04.2001

(72)Inventor: ISHIKAWA KOZO

SONOBE SATOSHI

(54) BATTERY PACK FOR MULTIPLE AND SERIES CONNECTION (57)Abstract:

PROBLEM TO BE SOLVED: To protect more battery packs for multiple and series connection than the number of cells which a conventional protection IC accommodates using the protection IC. SOLUTION: A battery pack for multiple and series connection is formed by connecting two or more cells B1 to B8 in series and further connecting control elements Q9 and Q10 for charging and discharging in series. The battery pack is provided with a plurality of protection circuits U1 and U2 which monitor the cell voltage of each of a plurality of groups into which the series-connected cells are divided for the detection of overcharge/overdischarge; and logic circuits Q1 to Q7 which OR-process the detection signals of a plurality of the protection circuits, and control circuits Q8 and Q11 which control the control elements for charging and discharging according to the outputs of the logic circuits. The cell voltage is monitored on a group-by-group basis by the protection circuits U1 and U2 to detect overcharging/overdischarging by each cell B1 to B8 and control the control elements Q9 and Q10 for charging and discharging. Thus, monitoring and protection of the battery pack for multiple and series connection are accomplished by a simple constitution using a conventional protection IC.



LEGAL STATUS

[Date of request for examination]

23.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration?

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-315202 (P2002-315202A)

(43)公開日 平成14年10月25日(2002.10.25)

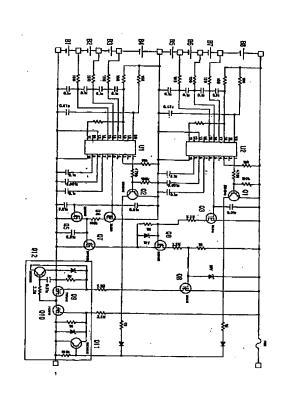
						(43) 239	10 7	-DC144-	10月25	日 (2002, 10, 25)
(51) Int.Cl.7		識別記号		FΙ					Ĩ	-7]-ド(参考)
H02J	7/00			ΗO	2 J	7/00			S	5 G O O 3
		302						30	2 D	5G053
H01M	2/10			H 0	1 M	2/10			\mathbf{E}	5 H O 3 O
	10/44					10/44			P	5 H O 4 O
	10/48			10/48			P			
			審查請求	未請求	末 請	項の数6	OL	(全 6	頁)	最終頁に続く
(21)出願番号		特顧2001-117949(P2001-	117949)	(71)出願人 395007200 エヌイーシートーキン栃木株式会社					₩ - ₽ <u></u>	
(22)出顧日		平成13年4月17日(2001.4.	17)	栃木県宇都宮市針ケ谷町484番地						
(CO) HIRM H		Maio - 17111 (2001. 4.)	(72)発明者 石川 浩三							
				(12)	76314			古船子名	SKT#2	1番地 エヌイ
										式会社内
				(72)	発明者		-	,,,,,	710	AA III I
						栃木県	- 字都宮	市針ケネ	\$#T484	4番地 エヌイ
										式会社内
				(74)	代理人	100088	041			
						弁理士	阿部	龍吉	(外	7名)
										最終頁に続く

(54) 【発明の名称】 多直用電池パック

(57)【要約】

【課題】 従来の保護 I Cを使いその保護 I Cの対応セル数以上の多直用電池パックの保護を可能にする。

【解決手段】 2個以上の複数のセルB1~B8を直列接続し、さらに充放電用制御素子Q9、Q10を直列に接続してなる多直用電池パックにおいて、直列接続したセルを複数のグループに分割して、各グループのセル電圧を監視し、過充放電を検出する複数の保護回路U1、U2と、該複数の保護回路の検出信号をオア処理する論理処理回路Q1~Q7と、該論理処理回路の出力により充放電用制御素子を制御する制御回路Q8、Q11とを備え、グループ毎に保護回路U1、U2でセル電圧を監視して全てのセルB1~B8を対象とする過充放電の検出、充放電用制御素子Q9、Q10の制御を行い、多直用電池パックの監視、保護を従来の保護ICを使った簡潔な構成で実現する。



【特許請求の範囲】

【請求項1】 2個以上の複数のセルを直列接続し、さらに充放電用制御素子を直列に接続してなる多直用電池パックにおいて、前記直列接続したセルを複数のグループに分割して、各グループのセル電圧を監視し、過充放電を検出する複数の保護回路と、該複数の保護回路の検出信号をオア処理する論理処理回路と、該論理処理回路の出力により前記充放電用制御素子を制御する制御回路とを備えたことを特徴とする多直用電池パック。

【請求項2】 前記保護回路は、グループ内の最大のセル電圧が所定値以上になったとき過充電を検出することを特徴とする請求項1記載の多直用電池パック。

【請求項3】 前記保護回路は、グループ内の最小のセル電圧が所定値以下になったとき過放電を検出することを特徴とする請求項1記載の多直用電池パック。

【請求項4】 前記充放電用制御素子は、充電用FETと放電用FETからなり、前記複数の保護回路のいずれかで過充電又は過放電を検出したときに前記制御回路により前記充電用FET又は放電用FETをオフに制御することを特徴とする請求項1記載の多直用電池パック。

【請求項5】 前記放電用FET又は該放電用FETと 充電用FETとの直列回路に並列にトランジスタのベース・エミッタを接続して、該トランジスタにより過電流 を検出し、前記放電用FETをオフに制御するように構成したことを特徴とする請求項4記載の多直用電池パック。

【請求項6】 前記充放電制御素子の電圧降下を該充放 電制御素子側に接続したグループの保護回路で監視し、 過電流を検出するように構成したことを特徴とする請求 項1記載の多直用電池パック。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、2個以上の複数のセルを直列接続し、さらに充放電用制御素子を直列に接続してなる多直用電池パックに関する。

[0002]

【従来の技術及び発明が解決しようとする課題】複数のセルを直列接続した多直用電池パックにおいて、それぞれのセルに保護回路を並列に接続して、過充電保護、過放電保護を行う電池パックが提案されている(例えば特開平7-22009号公報、特開000-354335号公報参照)。しかし、これらの提案では、それぞれのセルに保護回路を並列に接続するため、直列接続するセルの数が多くなると、その数に対応して保護回路を並列に接続するため、煩雑になるという問題がある。また、多直用の保護ICも市販されているが、この保護ICは、通常4直までのものがほとんどであるため、さらに多数のセルを直列接続する電池パックには採用できないという問題がある。

[0003]

【課題を解決するための手段】本発明は、上記課題を解決するものであって、従来の保護ICを使いその保護ICの対応セル数以上の多直用電池パックの保護を可能にするものである。

【0004】そのために本発明は、2個以上の複数のセルを直列接続し、さらに充放電用制御素子を直列に接続してなる多直用電池パックにおいて、前記直列接続したセルを複数のグループに分割して、各グループのセル電圧を監視し、過充放電を検出する複数の保護回路と、該複数の保護回路の検出信号をオア処理する論理処理回路と、該論理処理回路の出力により前記充放電用制御素子を制御する制御回路とを備えたことを特徴とするものである。

【0005】前記保護回路は、グループ内の最大のセル電圧が所定値以上になったとき過充電を検出し、グループ内の最小のセル電圧が所定値以下になったとき過た電圧が所定値以下になったとき過かでも大きでは、充電用FETを放電用FETを対したときに前記制御回路によりでの発出したときに前記制御回路によりでででは、該下ランジスタにより過電流を検出し、前記をはして、該下ランジスタにより過電流を検出し、前記をはして、該下ランジスタにより過電流を検出し、前記をはまりである。

[0006]

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しつつ説明する。図1は本発明に係る多直用電池パックの実施の形態を示す図であり、B1~B8はセル、U1、U2は保護IC、Q1、Q2、Q11、Q12はトランジスタ、Q3~Q8はFET、Q9は放電用FET、Q10は充電用FETを示す。

【0007】図1において、セルB1~B8は、直列に接続して、これを4直の組みを1つのグループとして1つの保護回路である保護ICで複数のセルの各電圧を監視して過充放電を検出し、トータルとして2グループに分割している。セルB1~B4は、保護ICU1が監視している。セルB5~B8は、保護ICU2が監視している。充電用FET10と放電を制御する充電用FET10と放電を制御する充電用FETQ9は、通常日本ではオンにし、充電を停止させるときは充電用FETQ10のオン/大な電を停止させるときは放電用FETQ10のオン/大放電を停止させるときは放電用FETQ9をオフにし、この充電用FETQ9をオフにし、この充電用FETQ9をオフにし、この充電用FETQ9をオフにし、この充電用FETQ9のオン/大放電を停止させるときは放電用FETQ9をオフにし、この放電用FETQ9のオン/オフを制御するのがFETQ8とトランジスタQ12である。

【0008】本実施の形態では、3、4直用保護ICで

あるMM1414 (ミツミ電機製IC) を保護ICU 1、U2として使用し、1ピンをVccに固定して4 直用として使用している。保護ICU1、U2は、例えば最大のセル電圧と所定値とを比較して最大のセル電圧が所定値以上になると、あるいは各セル電圧のうち所定値以上になるものがあると過充電と判定し、また、最小のセル電圧と所定値とを比較して最小のセル電圧が所定値以下になると、あるいは各セル電圧のうち所定値以下になるものがあると過放電と判定する。保護ICU1、U2は、各セル電圧を監視して、1ピンの出力をHレベル、5ピンの出力をLレベルとする通常状態からいずれかのセルが過充電になると、1ピンの出力をしレベルとし、いずれかのセルが過放電になると、5ピンをHレベルにする。

【0009】トランジスタQ1、Q2は、保護ICU1、U2の1ピンの出力によりオン/オフし、いずれかがオンになるとトランジスタQ11がオンになるようにオア接続して、保護ICU1、U2の1ピンの出力がレレベルになった過充電時に充電用FETQ10をオフに制御して充電を停止させる。また、FETQ3、Q4は、保護ICU1、U2の5ピンの出力によりオン/オフし、いずれかがオフになるとFETQ8がオフになるようにFETQ6、Q7を介してオア接続して、保護ICU1、U2の5ピンの出力がHレベルになった過放電時に放電用FETQ9をオフに制御して放電を停止させる。

【0010】本発明に係る多直用電池パックでは、上記 のように2個以上直列に接続した組みセルとこの組みセ ルに直列に、充電を制御する充電用FETと放電を制御 する放電用FETとを接続する。そして、組みセルを複 数のグループに分割して各グループの組みセルに、その 組みセルの数に対応した保護ICを配置して、そのグル ープ内の最小、最大のセル電圧を検出して所定値以下 か、以上かを判定する。これら最大のセル電圧が所定値 以上の各保護ICの出力信号をすべてオア接続すること により、全てのセルのうちの最大の電圧が所定値以上に なる、つまりすべてのセルの中で所定値以上の電圧とな ったセルがある過充電時に充電用FETQ10をオフに 制御して充電を停止させる。同様に、最小のセル電圧が 所定値以下の各保護ICの出力信号をすべてオア接続す ることにより、全てのセルのうちの最小の電圧が所定値 以下になる、つまりすべてのセルの中で所定値以下の電 圧となったセルがある過放電時に放電用FETQ9をオ フに制御して放電を停止させる。

【〇〇11】次に、上記構成の電池パック回路の動作を説明する。まず、過充電、過放電、過電流を検出していない通常時において、保護ICU1、U2とも、過充電検出の出力端子である1ピンは、ハイインピーダンス、放電用FETの駆動端子である5ピンは、Lレベルとなっている。この状態のとき、過充電関連の回路では、ト

ランジスタQ1、Q2、Q11がオフになるため、充電用FETQ10がオンになる。また、過放電関連の回路では、FETQ3、Q4がオンになり、FETQ5がオフになり、FETQ7、Q6、Q8がオンになるため、放電用FETQ9もオンになる。過電流関連の回路では、通常の電流が流れていればトランジスタQ12がオフになるので、やはり放電用FETQ9もオンになる。以上のように、通常状態では、放電用FETQ9、充電用FETQ10がオンになっているので、充放電が可能である。

【0012】通常時に対して充電時においては、例えばセルB5~B8のいずれかが過充電になったとすると、保護ICU2の1ピンがLレベルとなるので、トランジスタQ2がオフの状態であっても、トランジスタQ11がオンになる。この時、トランジスタQ11がオンになって充電を停止されたがよって充電を停止された。この時にして、セルB1~B4のいずれかがるので、トランジスタQ2がオンになる。この時、トランジスタQ2がオンになる。この時、トランジスタQ1がオフの状態であっても、トランジスタQ1がオフの状態であっても、トランジスタQ1がオフになって、充電用FETQ10には、充電用FETQ10には、充電用FETQ10には、充電用FETQ10がオフになって充電用FETQ10がオフになっても放電は可能となる。

【0013】また、放電時においては、例えばセルB5~B8のいずれかが過放電になったとすると、保護ICU2の5ピンがHレベルとなるので、FETQ3がオンの状態であっても、FETQ6がオフになりFETQ8もオフになるため、放電用FETQ9がオフになって放電を停止させる。 はにして、セルB1~B4のいずれかが過放電になるをはして、セルB1~B4のいずれかが過放電になるので、FETQ6がオフになるので、FETQ4がオフになるので、FETQ6がオフになって放電を停止させる。ただし、充電用FETQ9には、寄生ダイオードがあるので、この寄生ダイオードによって放電用FETQ9がオフになっても充電は可能となる。

【0014】さらに、過電流に対しては、放電電流により放電用FETQ9がオンのときの抵抗に生じる電圧降下をトランジスタQ12のベース・エミッタ間で検出し、過電流による電圧降下でトランジスタQ12がオンになるため、放電用FETQ9がオフになって放電を停止させる。

【0015】なお、本発明は、上記実施の形態に限定されるものではなく、種々の変形が可能である。例えば上記実施の形態では、8個のセルを直列に接続して4直の組みセルを1つのグループとしてそれぞれのグループごとに保護ICでセル電圧を監視したが、2個以上直列に

接続した組みセルであれば個数は異なっても、また、組みセルの数が増えても同様に適用可能である。また、放電用FETでの放電電流による電圧降下をトランジスタのベース・エミッタ間で検出することにより過電流を検出したが、放電用FET側に接続される組みセルのグループの保護ICでこの過電流検出を行っても良いし、充電用FETも含めた放電用FETとの直列回路の放電電流による電圧降下を検出するように構成してもよい。

[0016]

【発明の効果】以上の説明から明らかなように、本発明によれば、2個以上の複数のセルを直列接続し、さらに充放電用制御素子を直列に接続してなる多直用電池パックにおいて、直列接続したセルを複数のグループに分割して、各グループのセル電圧を監視し、過充放電を検出する複数の保護回路と、該複数の保護回路の検出信号をオア処理する論理処理回路と、該論理処理回路の出力により充放電用制御素子を制御する制御回路とを備えたので、グループ毎に保護回路でセル電圧を監視して全てのセルを対象とする過充放電の検出、充放電用制御素子の制御を行うことができ、多直用電池パックの監視、保護を従来の保護ICを使った簡潔な構成で実現できる。

【0017】保護回路は、グループ内の最大のセル電圧

が所定値以上になったとき過充電を検出し、グループ内の最小のセル電圧が所定値以下になったとき過放電を検出し、充放電用制御素子は、充電用FETと放電用FETと放電用を自動をでしたときの保護回路のいずれかで過充電又は過放電を検出したときに制御回路により充電用FETとの直列回路に並列にトラスタので、エミッタを接続して、対しているがでは、一次の電流を検出し、放電用FETをオフに制御素子の電圧降下を該充放電制で、充放電制の電流を検出し、放電用FETをオフに制御素子の電圧降下を該充放電制で、充放電制ので、では、過速で、一次の保護のでは、一次の保護のでは、一次の保護のでは、一次の保護のでは、一次の保護の対応をはいて、一次の保護の対応をはいて、一次の保護の対応をはいて、一次の保護が可能になる。

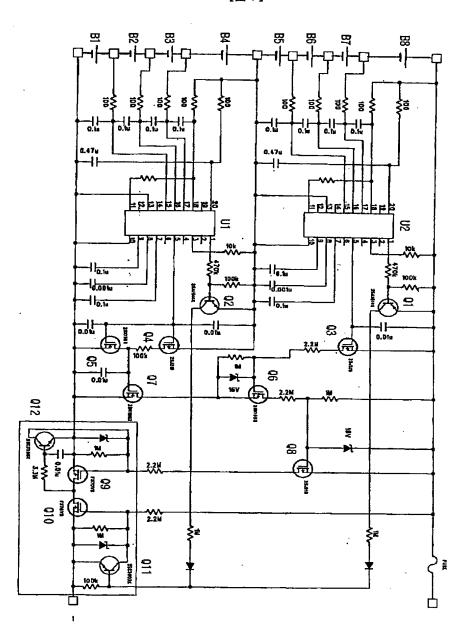
【図面の簡単な説明】

【図1】 本発明に係る多直用電池パックの実施の形態を示す図である。

【符号の説明】

B1~B8…セル、U1、U2…保護IC、Q1、Q 2、Q11、Q12…トランジスタ、Q3~Q8…FE T、Q9…放電用FET、Q10…充電用FET

【図1】



フロントページの続き

(51) Int. CI. 7	識別記号	FI		テーマコード(参考)
H O 2 H	7/18	H O 2 H	7/18	
H O 2 J	7/02	H O 2 J	7/02	Н

Fターム(参考) 5G003 BA03 CA01 CA11 DA13 FA04 GA01

5G053 AA01 AA09 BA01 BA04 CA02

EA09 EC03

5H030 AA09 BB01 BB21 DD01 DD06

FF42 FF44

5H040 AA03 AY08 DD08